АНГСТРЕМ
Открытое Акционерное Общество

1485ХК1У
Интерфейсная схема приёма и передачи данных

Март 2009

Микросхема 1485ХК1У предназначена для применения в радиоэлектронной аппаратуре специального назначения в качестве схемы приема и передачи данных в интерфейсе ARINC-429 (ГОСТ 18977–79).

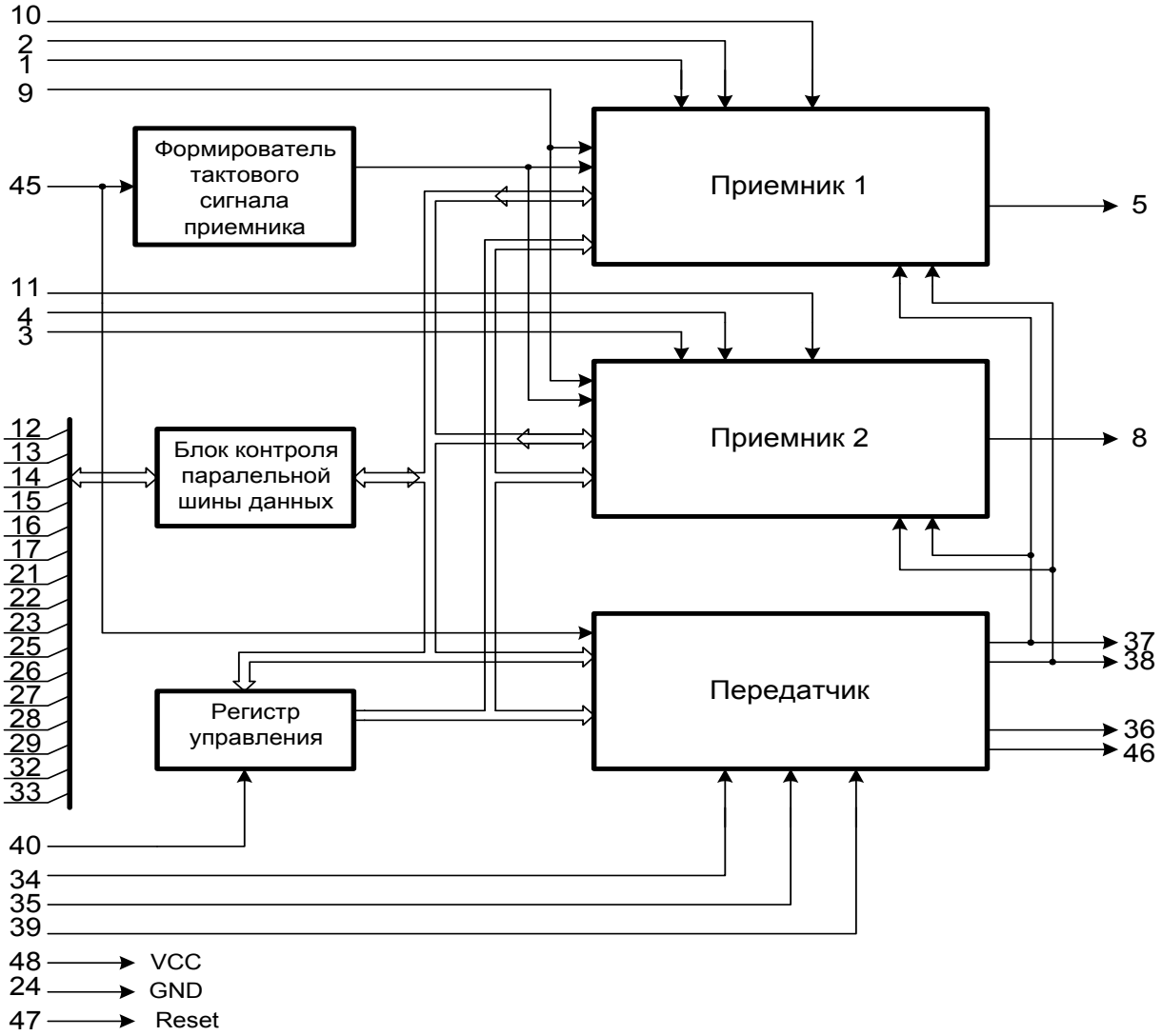
Функциональным аналогом микросхемы 1485ХК1У (АЕЯР.431260.474ТУ) является прибор (микросхема) HI8282.

В состав микросхемы входит два независимых приемника, каждый из которых связан со своей линией связи, передатчик, регистр управления, блок контроля параллельной шины данных, блок формирования тактовой частоты приемника. Блоки соединены между собой шиной данных. Кроме того, блоки связаны специальными информационными и управляющими сигналами.

ОСОБЕННОСТИ

- передатчик с параллельным (16 разрядов) и последовательным выводом данных и памятью по типу FIFO (31x8)
- скорость передачи данных 12.5 кбит/с, 100 кбит/с
- непосредственный приемный интерфейс для шины ARINC-429
- управление синхронизацией в 10 раз больше скорости данных
- выбор тактовой частоты данных
- поиск ошибки при записи
- автоматическая синхронизация передачи данных
- режим самоконтроля
- низкая потребляемая мощность, один источник питания 5 В
- функции контроля четности
- КМОП технология

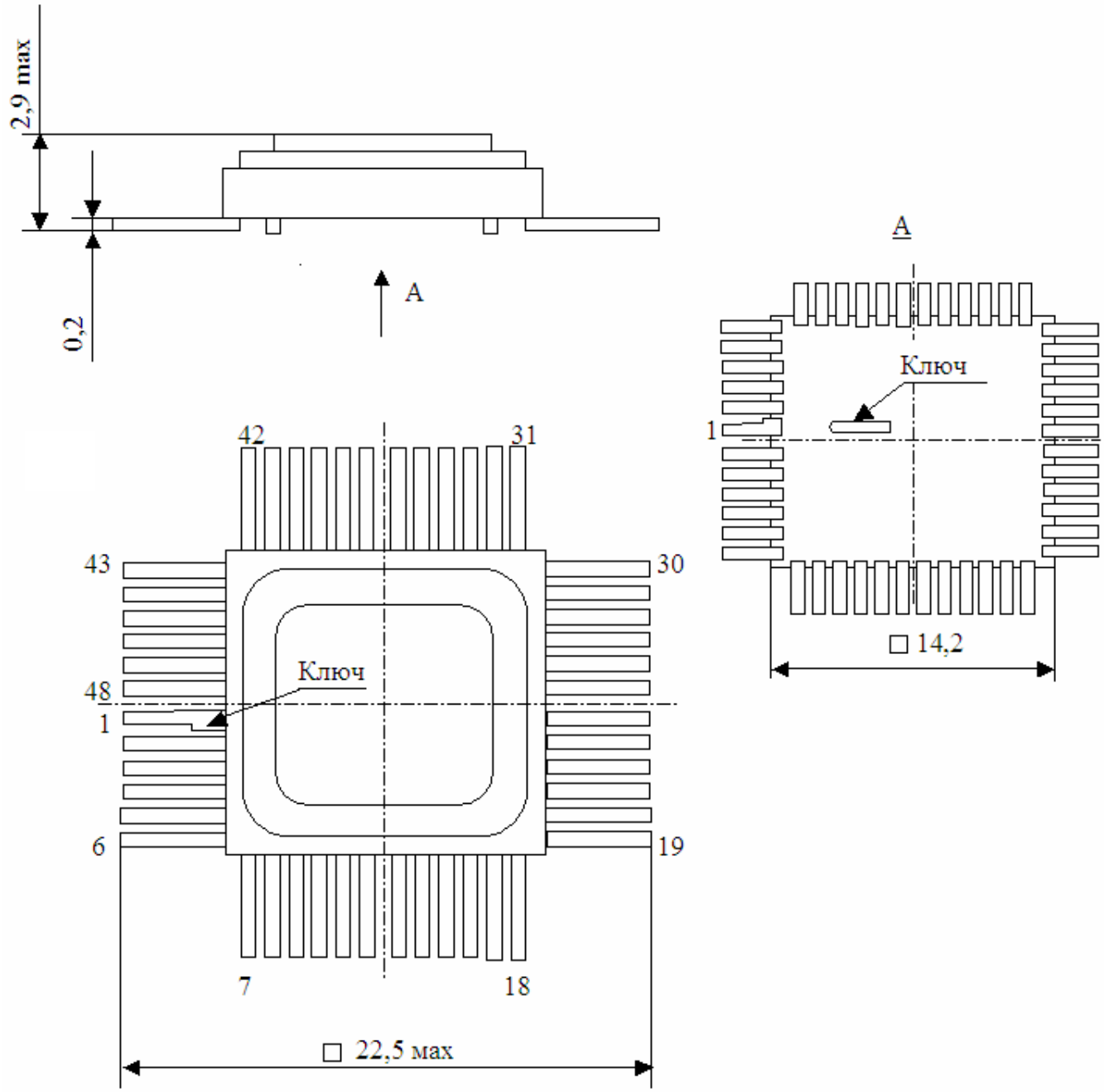
СТРУКТУРНАЯ СХЕМА



Микросхемы изготавливаются по КМОП технологии с поликремниевыми затворами с проектными топологическими нормами 3 мкм с одним слоем металлизации и двумя слоями поликремния. В качестве резисторов используются поликремниевые резисторы с поверхностным сопротивлением 2,5 кОм/□.

КОНСТРУКЦИЯ

Микросхема 1485ХК1У конструктивно выполнена в металлокерамическом корпусе Н16.48-1В (с золотым покрытием). Масса микросхемы не более 1,5 г.



ОПИСАНИЕ ВЫВОДОВ

Номер вывода	Обозначение выводов	Наименование вывода
1	DI1A	Вход данных «ONE» приемника 1
2	DI1B	Вход данных «ZERO» приемника 1
3	DI2A	Вход данных «ONE» приемника 2
4	DI2B	Вход данных «ZERO» приемника 2
5	NDR1	Выход сигнала готовности данных приемника 1
6	NC	Свободный вывод
7	NC	Свободный вывод
8	NDR2	Выход сигнала готовности данных приемника 2
9	SEL	Вход выбора байта принимаемых данных
10	NEN1	Вход разрешения выдачи данных приемника 1
11	NEN2	Вход разрешения выдачи данных приемника 2
12	BD15	Вход/выход 15 шины данных
13	BD14	Вход/выход 14 шины данных
14	BD13	Вход/выход 13 шины данных
15	BD12	Вход/выход 12 шины данных
16	BD11	Вход/выход 11 шины данных
17	BD10	Вход/выход 10 шины данных
18	NC	Свободный вывод
19	NC	Свободный вывод
20	NC	Свободный вывод
21	BD9	Вход/выход 9 шины данных
22	BD8	Вход/выход 8 шины данных
23	BD7	Вход/выход 7 шины данных
24	GND	Общий вывод
25	BD6	Вход/выход 6 шины данных
26	BD5	Вход/выход 5 шины данных
27	BD4	Вход/выход 4 шины данных
28	BD3	Вход/выход 3 шины данных
29	BD2	Вход/выход 2 шины данных
30	NC	Свободный вывод
31	NC	Свободный вывод
32	BD1	Вход/выход 1 шины данных
33	BD0	Вход/выход 0 шины данных
34	NPL1	Вход разрешения записи байта 1 с шины данных в память
35	NPL2	Вход разрешения записи байта 2 с шины данных в память
36	TXR	Выход сигнала готовности передатчика
37	DO	Выход данных «ONE» из передатчика
38	NDO	Выход данных «ZERO» из передатчика
39	ENTX	Вход разрешения чтения данных из передатчика
40	NCWSTR	Вход тактового сигнала записи регистра управления
41	NC	Свободный вывод
42	NC	Свободный вывод
43	NC	Свободный вывод
44	NC	Свободный вывод
45	CLK	Вход базового тактового сигнала
46	TXCLK	Выход тактового сигнала передатчика
47	NMR	Вход сигнала системной установки (Reset)
48	V_{CC}	Вывод питания от источника напряжения

ПРЕДЕЛЬНО-ДОПУСТИМЫЙ И ПРЕДЕЛЬНЫЙ РЕЖИМЫ ЭКСПЛУАТАЦИИ

Наименование параметра режима, единица измерения	Буквенное обозначение	Предельно-допустимый режим		Предельный режим	
		Не менее	Не более	Не менее	Не более
1	2	3	4	5	6
1 Напряжение питания, В	U_{CC}	4,75	5,25	–	7,0
2 Дифференциальное входное напряжение низкого уровня по входам данных приемника 1 (DI1A, DI1B) [DI1A относительно DI1B] и приемника 2 (DI2A, DI2B) [DI2A относительно DI2B], В	U_{ILDIFA}	–13,0	–6,5	–15,0	–
3 Дифференциальное входное напряжение высокого уровня по входам данных приемника 1 (DI1A, DI1B) [DI1A относительно DI1B] и приемника 2 (DI2A, DI2B) [DI2A относительно DI2B], В	U_{IHDIFA}	6,5	13,0	–	15,0
4 Дифференциальное входное напряжение нулевого уровня по входам данных приемника 1 (DI1A, DI1B) [DI1A относительно DI1B] и приемника 2 (DI2A, DI2B) [DI2A относительно DI2B], В	$U_{NULDIFA}$	–2,5	2,5	–	–
5 Входное напряжение низкого уровня по выводам вход данных (вход/выход шин данных) SEL, NEN1, NEN2, NPL1, NPL2, ENTX, NCWSTR, CLK, NMR, (BD0 – BD15), В	U_{ILD} ($U_{I/OLBD}$)	–	0,7[1] (0,7)[1]	–	–
6 Входное напряжение высокого уровня по выводам вход данных (вход/выход шин данных) SEL, NEN1, NEN2, NPL1, NPL2, ENTX, NCWSTR, CLK, NMR, (BD0 – BD15), В	U_{IHD} ($U_{I/OHBD}$)	3,5[1] (2,1)[1]	–	–	–
7 Напряжение, В: - на любом выводе вход данных SEL, NEN1, NEN2, NPL1, NPL2, ENTX, NCWSTR, CLK, NMR кроме вывода GND;	U	0	U_{CC}	–0,4[2]	[U_{CC}+0,3][2], но более 7,0
- на выводе V_{CC}					7,0
8 Напряжение на выводах вход/выход шин данных BD0 – BD15 в состоянии «Выключено», В	$U_{I/OZ}$	0	U_{CC}	–0,4[2]	[U_{CC}+0,3][2], но более 7,0
9 Тактовая частота передатчика, кГц	ftr	12,5	100,0	–	–
10 Частота следования импульсов тактовых сигналов, кГц	fc	999	1001	–	–
11 Время нарастания и спада входных сигналов, нс	t_{LH}, t_{HL}	–	5	–	50
12 Емкость нагрузки по выводам NDR1, NDR2, BD0 – BD15, TXR, DO, NDO и TXCLK	C_L	–	50[3]	–	100[3]
13 Рассеиваемая мощность, Вт	Ptot	–	0,15	–	0,5

[1] С учетом всех видов помех.
[2] При переключении входных сигналов.
[3] С учетом всех паразитных емкостей

ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ МИКРОСХЕМ

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды, °С
		Не менее	Не более	
1	2	3	4	5
Статические параметры				
1 Выходное напряжение низкого уровня по выводам NDR1, NDR2, BD0 – BD15, TXR, DO, NDO и TXCLK, В при U_{CC} = 5 В ±5 % и $I_{OLD} \leq$ 1,8 мА	U_{OLD}	–	0,4	25±10 –60 125
2 Выходное напряжение высокого уровня по выводам NDR1, NDR2, BD0 – BD15, TXR, DO, NDO и TXCLK, В при U_{CC} = 5 В ±5 % и $I_{OHD} \leq$ 1,5 мА	U_{OHD}	2,7	–	25±10 –60 125
3 Входной ток высокого уровня по выводам DI1A, DI1B, DI2A и DI2B, мкА при U_{CC} = 5 В ±5 %	I_{IHA}	–	200	25±10 –60 125
4 Входной ток низкого уровня по выводам DI1A, DI1B, DI2A и DI2B, мкА при U_{CC} = 5 В ±5 %	I_{ILA}	–450	–	25±10 –60 125
5 Выходной ток низкого уровня в состоянии «Выключено» по выводам вход/выход шин данных BD0 – BD15, мкА при U_{CC} = 5 В ±5 % и U_I = 0 В (GND)	$I_{I/OZLBD}$	–1,5	–	25±10 –60 125
6 Выходной ток высокого уровня в состоянии «Выключено» по выводам вход/выход шин данных BD0 – BD15, мкА при U_{CC} = 5 В ±5 % и $U_I = U_{CC}$	$I_{I/OZHBD}$	–	1,5	25±10 –60 125
7 Ток утечки низкого уровня на входе данных по выводам SEL, NEN1, NEN2, NPL1, NPL2, ENTX, NCWSTR, CLK и NMR, мкА при U_{CC} = 5 В ±5 % и U_I = 0 В (GND)	I_{ILLD}	–20	–	25±10 –60 125
8 Ток утечки высокого уровня на входе данных по выводам SEL, NEN1, NEN2, NPL1, NPL2, ENTX, NCWSTR, CLK и NMR, мкА при U_{CC} = 5 В ±5 % и $U_I = U_{CC}$	I_{ILHD}	–	10	25±10 –60 125
9 Ток потребления в статическом режиме, мА при U_{CC} = 5 В ±5 % и U_I = 0 В (GND)	I_{CC}	–	20	25±10 –60 125
Динамические параметры записи управляющего слова и сигнала системной установки (при U_{CC} = 5 В ±5%)				
10 Длительность сигнала системной установки NMR по низкому уровню, нс	t_{MR}	400	–	25±10 –60 125
11 Длительность тактового сигнала записи регистра управления NCWSTR по низкому уровню, нс	t_{CWSTR}	130	–	25±10 –60 125
12 Время установления сигнала записи регистра управления NCWSTR при нарастании после смены сигнала входных данных BD, нс	t_{CWSET}	140	–	25±10 –60 125
13 Время удержания входных данных BD после установления сигнала NCWSTR в состояние высокого уровня, нс	t_{CWHLD}	0	–	25±10 –60 125

ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ МИКРОСХЕМ

1	2	3	4	5
Динамические параметры приемника (при U_{CC} = 5 В ±5% и C_L ≤ 50 пФ[1)])				
14 Время задержки распространения при включении сигнала готовности данных NDR1 (NDR2) после начала 32-го ARINC бита данных при высокой (низкой) скорости, мкс	t_{DR}	–	16 (128)	25±10 –60 125
15 Время задержки распространения при выключении сигнала готовности данных NDR1 (NDR2) после сигнала разрешения чтения данных NEN1 (NEN2) при спаде, нс	t_{ENDR}	–	200	25±10 –60 125
16 Время задержки распространения выходных данных BD0 – BD15 после сигнала разрешения чтения данных NEN1 (NEN2) при спаде, нс	t_{ENDATA}	–	200	25±10 –60 125
17 Время сохранения истинного значения выходных данных BD0 – BD15 после сигнала разрешения чтения данных NEN1 (NEN2) при нарастании, нс	t_{DATAEN}	–	30	25±10 –60 125
18 Время установления сигнала разрешения чтения данных NEN1 (NEN2) при спаде после сигнала готовности данных NDR1 (NDR2) при спаде, нс	t_{DREN}	0	–	25±10 –60 125
19 Время установления сигнала разрешения чтения данных NEN1 (NEN2) при спаде после сигнала выбора байта данных SEL при спаде, нс	t_{SELEN}	20	–	25±10 –60 125
20 Длительность сигналов разрешения чтения данных приемников NEN1 и NEN2 по низкому уровню, нс	t_{EN}	240	–	25±10 –60 125
21 Время восстановления сигнала разрешения выдачи данных приемника 1 (NEN1) и приемника 2 (NEN2), нс	t_{ENEN}	50	–	25±10 –60 125
22 Время удержания сигнала выбора байта данных SEL при нарастании после сигнала разрешения выдачи данных NEN1 (NEN2), нс	t_{ENSEL}	50	–	25±10 –60 125
Динамические параметры памяти (при U_{CC} = 5 В ±5%)				
23 Длительность сигналов разрешения записи байта 1 (NPL1) и байта 2 (NPL2) с шины данных в память по низкому уровню, нс	t_{PL}	200	–	25±10 –60 125
24 Время установления сигналов разрешения записи байта 1 (NPL1) и байта 2 (NPL2) с шины данных в память при нарастании после смены входных данных BD0 – BD15, нс	t_{DWSET}	110	–	25±10 –60 125
25 Время удержания входных данных BD0 – BD15 после установления сигналов разрешения записи байта 1 (NPL1) и байта 2 (NPL2) с шины данных в память в состояние высокого уровня, нс	t_{DWHLD}	20	–	25±10 –60 125
26 Время удержания сигнала разрешения записи байта 2 с шины данных в память NPL2 при спаде после установления сигнала разрешения записи байта 1 с шины данных в память NPL1 при нарастании, нс	t_{PL12}	0	–	25±10 –60 125
27 Время удержания сигнала разрешения записи байта 1 с шины данных в память NPL1 при спаде после установления сигнала разрешения записи байта 2 с шины данных в память NPL2 при нарастании, нс	t_{PL21}	250	–	25±10 –60 125

ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ МИКРОСХЕМ

1	2	3	4	5
28 Время задержки распространения при включении сигнала готовности передатчика TXR после сигнала разрешения записи байта 2 с шины данных в память NPL2 при нарастании, нс	t_{TXR}	–	840	25±10 –60 125
29 Время установления сигнала разрешения чтения данных ENTX при нарастании после сигнала разрешения записи байта 2 с шины данных в память NPL2 при нарастании, нс	t_{PL2EN}	0	–	25±10 –60 125
Динамические параметры передатчика (при U_{CC} = 5 В ±5% и C_L ≤ 50 пФ[1)])				
30 Время задержки распространения выходных данных из передатчика DO после сигнала разрешения чтения данных ENTX при нарастании при высокой (низкой) скорости, мкс	t_{ENDAT}	–	25 (200)	25±10 –60 125
31 Время задержки распространения при выключении сигнала готовности передатчика TXR после чтения 32-го бита данных из передатчика DO, нс	t_{DTXR}	–	400	25±10 –60 125
32 Время удержания сигнала разрешения чтения данных ENTX при спаде после сигнала готовности передатчика TXR при нарастании, нс	t_{ENTXR}	0	–	25±10 –60 125
Динамические параметры повторителя (при U_{CC} = 5 В ±5%)				
33 Время установления сигналов разрешения записи байта NPL1 и NPL2 при спаде после сигнала разрешения выдачи данных NEN1 и NEN2 при спаде, нс	t_{ENPL}	0	–	25±10 –60 125
34 Время установления сигнала разрешения чтения данных NEN1 и NEN2 при нарастании после сигналов разрешения записи байта NPL1 и NPL2 при нарастании, нс	t_{PLEN}	0	–	25±10 –60 125
35 Время удержания сигнала разрешения чтения данных ENTX при нарастании после сигнала готовности передатчика TXR при спаде, нс	t_{TXREN}	0	–	25±10 –60 125
Статические параметры и ФК				
36 Дифференциальное входное сопротивление входов данных приемника 1 (DI1A, DI1B) [DI1A относительно DI1B] и входов данных приемника 2 (DI2A, DI2B) [DI2A относительно DI2B], кОм	R_{IDIF}	12	–	25±10
37 Входная емкость входов данных приемника 1 (DI1A, DI1B) [DI1A относительно DI1B; DI1A, DI1B относительно общего вывода GND и относительно вывода питания от источника напряжения V_{CC}] и входов данных приемника 2 (DI2A, DI2B) [DI2A относительно DI2B; DI2A, DI2B относительно общего вывода GND и относительно вывода питания от источника напряжения V_{CC}], пФ	C_I	–	20	25±10
38 Выходная емкость по выводам NDR1, NDR2, TXR, DO, NDO, TXCLK, пФ	C_O	–	15	25±10
39 Функциональный контроль при U_{CC} = 4,75 В и U_{CC} = 5,25 В, f_C = 1000 кГц и C_L ≤ 50 пФ[1)]	ФК	ПАКД.431268.034ТБ		25±10 –60 125
[1)] С учетом всех паразитных емкостей				

УКАЗАНИЯ ПО ПРИМЕНЕНИЮ И ЭКСПЛУАТАЦИИ

При конструировании аппаратуры для повышения надежности рекомендуется обеспечивать такой тепловой режим, чтобы температура корпуса не превышала 125˚С.

Порядок подачи и снятия напряжений питания и входных сигналов на микросхемы должен быть следующим:

– при включении на микросхему сначала подают напряжения питания U_{CC}, а затем входные напряжения U_I, или одновременно;

– при выключении сначала снимают входные напряжения U_I, а затем напряжение питания U_{CC}, или одновременно.

Допускается работа микросхем при времени нарастания и спада входных сигналов t_{LH} и t_{HL} не более 35 нс и при емкости нагрузки C_L не более 90 пФ, при этом динамические параметры не гарантируются.

Устанавливать и извлекать микросхемы из контактных приспособлений, а также производить замену микросхем, необходимо только после снятия напряжений со всех выводов микросхемы.

Запрещается подведение каких-либо электрических сигналов к выводам микросхем NC (Свободный вывод).

В непосредственной близости между выводами 48 (V_{CC}) и 24 (GND) микросхемы должен быть подключен керамический конденсатор емкостью не менее 0,1 мкФ и рабочим напряжением не менее 10 В.